

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

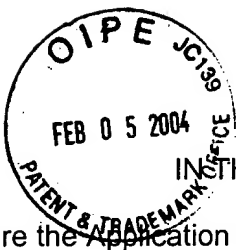
Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of:

Confirmation No.: 7484

Ming-Yi LAY, et al.

Art Unit: 2822

Serial No.: 09/764,207

Examiner: M. Wilczewski

Filed: January 19, 2001

Docket No. H010011

For: METAL BUMP WITH AN INSULATING SIDEWALL AND METHOD OF
FABRICATING THEREOF

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

February 5, 2004

Sir:

The benefit of the filing date of the following prior foreign application is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

Taiwan Application No. 089117464 filed on August 29, 2000

In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said document.

In the event there are any fees due in connection with the filing of this paper, please charge Deposit Account No. 50-2394.

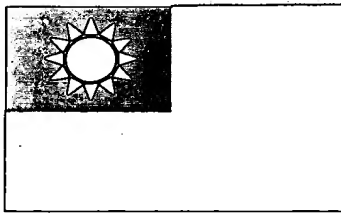
Respectfully submitted,

IPS, Inc.

Robert J. Forsell, Jr.
Reg. No. 51,693

Customer No.: **34003**
5717 Colfax Avenue
Alexandria, VA 22311
Tel: (703) 379-9625
Fax: (703) 379-9628
RJF/km

RECEIVED
FEB 13 2004
TECHNOLOGY CENTER 2800



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2000 年 08 月 29 日
Application Date

申請案號：089117464
Application No.

申請人：友達光電股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2004 年 1 月 12 日
Issue Date

發文字號：09320039270
Serial No.

申請日期：

案號：

類別：

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	具有絕緣側壁之金屬凸塊及其製作方法
	英 文	METAL BUMP WITH AN INSULATING SIDEWALL AND METHOD OF FABRICATING THEREOF
二、 發明人	姓 名 (中文)	1. 賴明儀 2. 謝詠芬 3. 蔡尚公 4. 羅鏡混
	姓 名 (英文)	1. 2. 3. 4.
	國 籍	1. 中華民國 2. 中華民國 3. 中華民國 4. 中華民國
	住、居所	1. 新竹市東區綠水里10鄰光復路二段301號10樓 2. 新竹縣寶山鄉雙溪村雙園路110巷7-1號 3. 高雄市楠梓區玉屏里11鄰聖雲街110巷32號 4. 新竹縣竹東鎮朝陽路55號6樓
三、 申請人	姓 名 (名稱) (中文)	1. 友達光電股份有限公司
	姓 名 (名稱) (英文)	1.
	國 籍	1. 中華民國
	住、居所 (事務所)	1. 新竹科學工業園區新竹市力行二路一號
	代表人 姓 名 (中文)	1. 李焜耀
	代表人 姓 名 (英文)	1.



四、中文發明摘要 (發明之名稱：具有絕緣側壁之金屬凸塊及其製作方法)

一種用來連接一非導體基板與一晶片之複數個金屬凸塊，包含有至少一第一金屬凸塊以及至少一第二金屬凸塊，其中第一金屬凸塊之側壁之第一預定區域係與第二金屬凸塊之側壁之第二預定區域相鄰。第一金屬凸塊包含有一第一絕緣層，係至少覆蓋於第一金屬凸塊之側壁之第一預定區域上，可以用來隔絕第一金屬凸塊與第二金屬凸塊相鄰之區域。

英文發明摘要 (發明之名稱：METAL BUMP WITH AN INSULATING SIDEWALL AND METHOD OF FABRICATING THEREOF)

A plurality of metal bumps for connecting a non-conducting substrate and a chip, comprises at least one first metal bump and at least one second bump wherein a first predetermined area on the sidewall of the first metal bump is adjacent to a second predetermined area on the sidewall of the second metal bump. The first metal bump comprises a first insulating layer that covers at least the first predetermined area on the sidewall of the first metal bump for isolating the adjacent area



四、中文發明摘要 (發明之名稱：具有絕緣側壁之金屬凸塊及其製作方法)

英文發明摘要 (發明之名稱：METAL BUMP WITH AN INSULATING SIDEWALL AND METHOD OF FABRICATING THEREOF)

between the first metal bump and the second metal bump.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

五、發明說明 (1)

本發明係有關一種金屬凸塊(bump)及其製作方法，特別有關於一種具有絕緣側壁之金屬凸塊及其製作方法。

將晶片裝配在玻璃上(chip on glass, COG)是一種電連接積體電路(integrated circuit, IC)的先進技術，具有量輕、型小、成本低、耗電少等優點，已經被採用於各種顯示面板的製作上，例如：需要1-2個晶片之小尺寸(小於4吋)顯示面板的電話機顯示面板與複印機、需要3-12個晶片之中尺寸(4-11吋)顯示面板的攝影機與航空系統、大尺寸(大於11吋)顯示面板的筆記型電腦等等。

對於液晶顯示器(liquid crystal display, LCD)組件而言，驅動IC與玻璃基板之間的電連結性會影響其品質與可靠度。目前最廣泛用來將晶片黏貼至LCD玻璃基板上的材料為異向性導電薄膜(anisotropic conductive film, ACF)，是由厚度為15-35 μm 的絕緣黏性薄膜以及直徑為3-15 μm 的導電粒子所構成，其中絕緣黏性薄膜可為熱塑型材料、熱固型材料、或是熱塑型材料與熱固型材料之混合，導電粒子可為碳纖維、金屬(鎳、鋅、鋅錫)或是塗佈Ni/Au金屬之塑膠球，而導電粒子的分布均勻性會影響到ACF的電連結品質與可靠度。一般而言，ACF分成兩種類型，一種是黏性薄膜中的導電粒子表面上覆蓋有絕緣層，導電粒子的直徑約為5 μm ，當導電粒子受到擠壓變形時會使絕緣層破裂，則裸露之導電粒子可以用來作為晶片上的金屬凸塊與玻璃基板上的連接墊之間的電連接橋樑。但由於在製程上無法確保絕緣層是否會破裂，也就是不能確

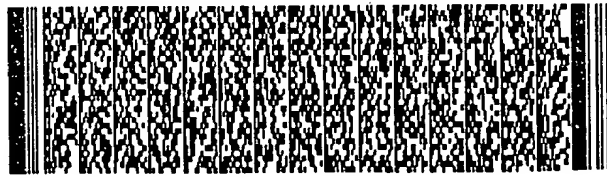


五、發明說明 (2)

保導電粒子的電連接效果，因此現在大多改用另一種雙層結構的ACF。雙層結構的ACF之其中一層薄膜包含有直徑3 μm 的導電粒子，另一層薄膜中則沒有導電粒子，係利用沒有覆蓋絕緣層之導電粒子直接產生電連接效果。不過，當兩相鄰金屬凸塊之間的導電粒子過於擁擠時，導電粒子很容易橫向連結兩金屬凸塊，進而發生短路的現象。

請參考第1圖，第1A圖係顯示習知LCD組件之玻璃基板的佈局上視圖，第1B圖係顯示第1A圖所示之預定位置之佈局上視圖，第1C圖係顯示晶片之佈局上視圖。習知LCD組件之玻璃基板10包含有一第一區域12用來放置薄膜電晶體(thin film transistor, TFT)之陣列，一第二區域14包含複數個預定位置15用來放置資料IC晶片，以及一第三區域16包含有複數個預定位置15用來放置掃描IC晶片。玻璃基板10上之每一個預定位置15上包含有複數個第一連接墊18，而資料IC晶片或是掃描IC晶片20表面上設有複數個第二連接墊22，係與每一個第一連接墊18相對應。

請參考第2A圖至第2D圖，第2A圖至第2D圖係顯示習知將晶片20與玻璃基板10連結之方法的示意圖，其中第2A圖係顯示沿第1B圖之切線2-2所示之剖面示意圖，第2B圖係顯示沿第1C圖之切線2'-2'所示之剖面示意圖。習知將晶片20與玻璃基板10連結之方法，如第2A圖所示，係先於玻璃基板10表面上黏貼一ACF 24，使其覆蓋住第一連接墊18表面。另外，如第2B圖所示，於晶片20表面之第二連接墊22上製作一金屬凸塊26。然後，如第2C圖所示，將晶片20



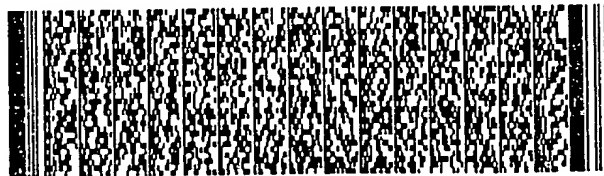
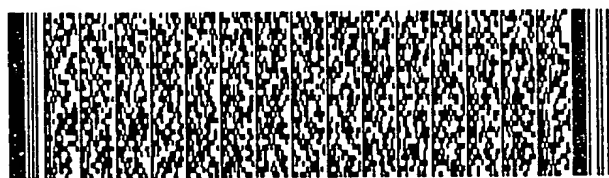
五、發明說明 (3)

表面朝下放置於玻璃基板10之預定位置15上，並使其每一金屬凸塊26對準每一個預定位置15上的連接墊18。藉由ACF 24的粘著性以及向下施加的壓力，可以將晶片20緊緊地粘著在玻璃基板10上，後續可再進行熱處理製程將ACF 24固化。如此一來，被壓夾在金屬凸塊26頂部與第一連接墊18表面的導電粒子25可以用來作為電連接橋樑。但是，如第2D圖所示，存在於相鄰之金屬凸塊26之間的導電粒子25很多，而且製程上無法控制導電粒子25的分佈情形，因此兩金屬凸塊26之間的導電粒子25很有可能呈現橫向連結而發生短路的現象。尤其當金屬凸塊26的尺寸設計錯誤或是對準第一連接墊18產生誤差時，會使相離之金屬凸塊26之間的距離過窄，則導電粒子25更容易呈現橫向連結兩金屬凸塊26，會大幅降低LCD產品的品質與可靠度。

有鑑於此，本發明之目的係在於提出一種具有絕緣側壁之金屬凸塊及其製作方法，以防止ACF中的導電粒子橫向連結相鄰之金屬凸塊。

本發明提出一種用來連接一非導體基板與一晶片之複數個金屬凸塊，包含有至少一第一金屬凸塊以及至少一第二金屬凸塊，其中第一金屬凸塊之側壁之第一預定區域係與第二金屬凸塊之側壁之第二預定區域相鄰。第一金屬凸塊包含有一第一絕緣層，係至少覆蓋於第一金屬凸塊之側壁之第一預定區域上，可以用來隔絕第一金屬凸塊與第二金屬凸塊相鄰之區域。

圖式簡單說明



五、發明說明 (4)

為讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

第1A圖係顯示習知LCD組件之玻璃基板的佈局上視圖。

第1B圖係顯示第1A圖所示之預定位置之佈局上視圖。

第1C圖係顯示晶片之佈局上視圖。

第2A~2D圖係顯示習知將晶片與玻璃基板連結之方法的示意圖。

第3A圖係顯示本發明之金屬凸塊的上視圖。

第3B圖係顯示沿第3A圖之切線3-3所示之金屬凸塊連接玻璃基板與晶片的剖面示意圖。

第4A~4F圖係顯示第3圖所示之金屬凸塊的製作方法的示意圖。

第5A~5F圖係顯示第3圖所示之金屬凸塊的另一種製作方法的示意圖。

第6A圖係顯示本發明另一實施例之金屬凸塊的上視圖。

第6B圖係顯示沿第6A圖之切線6-6所示之金屬凸塊連接玻璃基板與晶片的剖面示意圖。

[符號說明]

30~玻璃基板；	32~第一連接墊；
34~晶片；	36~第二連接墊；
38~ACF；	39~導電粒子；



五、發明說明 (5)

40~保護層； 42~金屬凸塊；
421~第一金屬凸塊；422~第二金屬凸塊；
43~凹槽； 44~絕緣層；
441~第一絕緣層； 442~第二絕緣層；
45~光阻層； 46~金屬層；
48~第一凹槽； 50~第二凹槽；
521~第一預定區域；522~第二預定區域。

較佳實施例說明：

第一實施例

請參考第3圖，第3A圖係顯示本發明之金屬凸塊42的上視圖，第3B圖係顯示沿第3A圖之切線3-3所示之金屬凸塊42連接玻璃基板30與晶片34的剖面示意圖。本發明金屬凸塊42係用來連接一玻璃基板30之第一連接墊32與一晶片34之第二連接墊36。金屬凸塊42係形成於晶片34之第二連接墊36上，且金屬凸塊42之周圍側壁上覆蓋有一絕緣層44，可以用來隔離相鄰之金屬凸塊42。當晶片34表面朝下放置於玻璃基板30之預定位置上，並使金屬凸塊42對準預定位置上的第一連接墊32時，藉由黏貼於玻璃基板30表面上之一ACF 38的粘著性，可以將晶片34緊緊地粘著在玻璃基板30上。如此一來，被壓夾在金屬凸塊42頂部與第一連接墊32表面的導電粒子39可以用來作為電連接橋樑。由於本發明金屬凸塊42之周圍側壁上設置有絕緣層44，因此即使存在於相鄰之金屬凸塊42之間的導電粒子39呈現橫向連結，相鄰之金屬凸塊42之間會被絕緣層44隔絕而不會發生

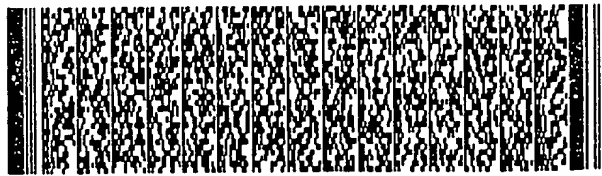
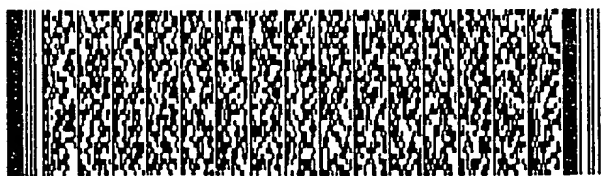


五、發明說明 (6)

短路的現象。對於晶片34上密集排列第二連接墊36的區域而言，本發明金屬凸塊42可以有效避免導電粒子39所產生的短路現象，進而大幅提昇LCD組件的品質與可靠度。

請參考第4圖，第4圖係顯示第3圖所示之金屬凸塊42的製作方法。如第4A圖所示，晶片34表面上包含有裸露之第二連接墊36以及一保護層40，第二連接墊36係為一種鋁金屬墊，而保護層40係由氮化物所構成，用來保護晶片34上製作完成之積體電路。本發明方法是先於晶片34表面上形成一光阻層45，然後利用微影製程與蝕刻製程定義出金屬凸塊42的圖案，將位於第二連接墊36表面上之光阻層45去除，以形成一凹槽43，如第4B圖所示。接著，如第4C圖所示，於晶片34表面上沉積一金屬層46，以使金屬層46填滿凹槽43，後續可以將光阻層45表面上的金屬層46去除並切平金屬層46的表面。跟著，如第4D圖所示，將殘留之光阻層45完全去除，而殘留之金屬層46係用來作為金屬凸塊42。然後，如第4E圖所示，於晶片34表面上沉積由二氧化矽或氮化矽所構成之絕緣層44，使絕緣層44覆蓋住金屬凸塊42之表面與側壁。最後，如第4F圖所示，利用反應性離子蝕刻(reactive ion etch, RIE)方法進行一非等向性乾蝕刻製程，去除位於金屬凸塊42頂部與晶片34表面之絕緣層44，只保留位於金屬凸塊42之側壁上的絕緣層44，便製作完成第3圖所示之金屬凸塊42。

請參考第5圖，第5圖係顯示第3圖所示之金屬凸塊42的另一種製作方法。如第5A圖所示，本發明另一種方法是

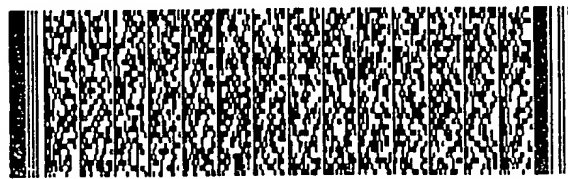
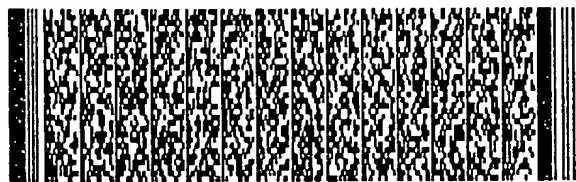


五、發明說明 (7)

先於晶片34表面上形成光阻層45，然後利用微影製程與第一蝕刻製程定義出金屬凸塊42的圖案，將位於第二連接墊36表面上之光阻層45以及第二連接墊36周圍之保護層40表面上之光阻層45去除，以形成一第一凹槽48，如第5B圖所示。跟著，如第5C圖所示，於晶片34表面上沉積絕緣層44，以使絕緣層44填滿第一凹槽48。接著，如第5D圖所示，進行一第二蝕刻製程，去除位於第二金屬墊36表面以及第一凹槽48底部上的絕緣層44，只保留位於第一凹槽48之側壁上的絕緣層44，以形成一第二凹槽50。後續如第5E圖所示，於晶片34表面上沉積金屬層46並使金屬層46填滿第二凹槽50，再將光阻層45表面上的金屬層46去除並切平整個金屬層46的表面。最後，如第5F圖所示，去除殘留之光阻層45，使殘留之金屬層46之側壁覆蓋著絕緣層44，便製作完成第3圖所示之金屬凸塊42。

第二實施例

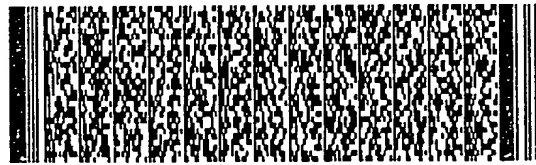
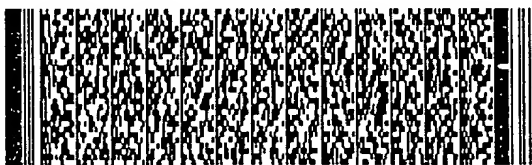
只要絕緣層44能夠達到隔離相鄰之金屬凸塊42的目的，絕緣層44可以只覆蓋住金屬凸塊42之側壁上的特定區域，而不需完全覆蓋住金屬凸塊42之周圍側壁。請參考第6圖，第6A圖係顯示本發明另一實施例之金屬凸塊42的上視圖，第6B圖係顯示沿第6A圖之切線6-6所示之金屬凸塊42連接玻璃基板30與晶片34的剖面示意圖。本發明另一實施例中，晶片34表面上之複數個金屬凸塊42包含有至少一第一金屬凸塊421以及至少一第二金屬凸塊422，其中第一金屬凸塊421之側壁之第一預定區域521係與第二金屬凸塊



五、發明說明 (8)

422 之側壁之第二預定區域522相鄰。為了使第一預定區域521與第二預定區域522之間產生隔離，可以於第一金屬凸塊421之側壁之第一預定區域521上覆蓋一第一絕緣層441，而第二金屬凸塊422之側壁之第二預定區域522上則不需製作絕緣層。對於第二金屬凸塊422之側壁之其他區域而言，則可以依據隔絕效果的需求，選擇性地形成一第二絕緣層422。如此一來，第一金屬凸塊421與第二金屬凸塊422相鄰之第一預定區域521與第二預定區域522之間，只要藉由第一絕緣層441就可以達到隔離的效果，即使存在於第一金屬凸塊421與第二金屬凸塊422之間的導電粒子39呈現橫向連結，也不會發生短路的現象，對於提昇產品的品質與可靠度有很大的幫助。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此項技藝者，在不脫離本發明之精神和範圍內，當可作更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



六、申請專利範圍

1. 一種用來連接一非導體基板與一晶片之複數個金屬凸塊，該複數個金屬凸塊包含有：

至少一第一金屬凸塊，其包含有一第一絕緣層係至少覆蓋於該第一金屬凸塊之側壁之第一預定區域上；以及

至少一第二金屬凸塊，該第二金屬凸塊之側壁之第二預定區域係與該第一金屬凸塊之側壁之第一預定區域相鄰。

2. 如申請專利範圍第1項所述的複數個金屬凸塊，其中該第一絕緣層係完全覆蓋於該第一金屬凸塊之周圍側壁上。

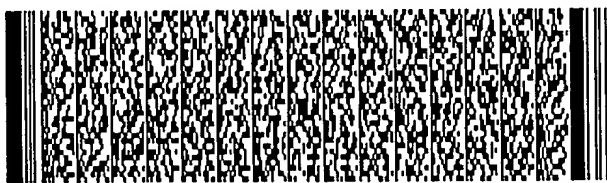
3. 如申請專利範圍第1項所述的複數個金屬凸塊，其中該第二金屬凸塊包含有一第二絕緣層，係至少覆蓋於該第二金屬凸塊之側壁之第二預定區域上。

4. 如申請專利範圍第3項所述的複數個金屬凸塊，其中該第二絕緣層係完全覆蓋於該第二金屬凸塊之周圍側壁上。

5. 如申請專利範圍第1項所述的複數個金屬凸塊，其中該非導體基板表面上設有複數個第一金屬墊，且該晶片表面上設有複數個與該複數個第一金屬墊相對應之第二金屬墊。

6. 如申請專利範圍第5項所述的複數個金屬凸塊，其中每一金屬凸塊係設置於該第一金屬墊以及相對應之該第二金屬墊之間。

7. 如申請專利範圍第6項所述的複數個金屬凸塊，其



六、申請專利範圍

中該非導體基板與該晶片之間設有一異方性導電薄膜 (anisotropic conductive film, ACF)，係填滿相鄰之金屬凸塊之間的空隙。

8. 如申請專利範圍第1項所述的複數個金屬凸塊，其中該第一絕緣層係由二氧化矽或氮化矽所構成。

9. 如申請專利範圍第1項所述的複數個金屬凸塊，其中該非導體基板係為一玻璃基板。

10. 一種金屬凸塊的製作方法，包括有：

(a) 提供一晶片，該晶片表面上設有複數個金屬墊；
以及

(b) 分別於該複數個金屬墊上製作複數個金屬凸塊；

其中該複數個金屬凸塊包含有：至少一第一金屬凸塊，其包含有一第一絕緣層係至少覆蓋於該第一金屬凸塊之側壁之第一預定區域上；以及至少一第二金屬凸塊，且該第二金屬凸塊之側壁之第二預定區域係與該第一金屬凸塊之側壁之第一預定區域相鄰。

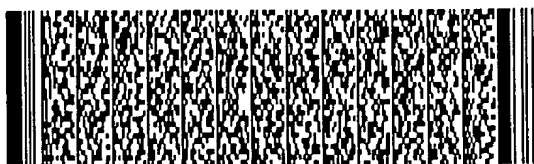
11. 如申請專利範圍第10項所述的方法，其中該第一絕緣層係完全覆蓋於該第一金屬凸塊之周圍側壁上。

12. 如申請專利範圍第11項所述的方法，其中該第一金屬凸塊的製作方法包括有：

(a) 於該晶片表面上形成一光阻層；

(b) 進行一蝕刻製程，將位於該金屬墊表面上之光阻層去除，以形成一凹槽；

(c) 於該凹槽內填滿一金屬層；



六、申請專利範圍

(d) 將殘留之光阻層完全去除；

(e) 於該晶片表面上沉積該第一絕緣層，使該第一絕緣層覆蓋住該金屬層之表面；以及

(f) 進行一非等向性乾蝕刻製程，去除位於該金屬層頂部與該晶片表面之絕緣層，並保留位於該金屬層之側壁之絕緣層。

13. 如申請專利範圍第12項所述的方法，其中該金屬層係由金屬(Au)所構成。

14. 如申請專利範圍第12項所述的方法，其中該第一絕緣層係由二氧化矽或氮化矽所構成。

15. 如申請專利範圍第12項所述的方法，其中該非等向性乾蝕刻製程係為一反應性離子蝕刻(reactive ion etch, RIE)方法。

16. 如申請專利範圍第11項所述的方法，其中該第一金屬凸塊的製作方法包括有：

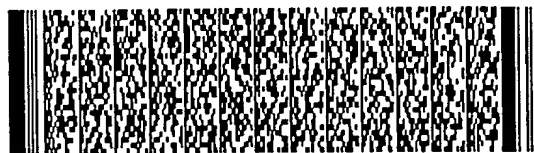
(a) 於該晶片表面上形成一光阻層；

(b) 進行一第一蝕刻製程，將位於該金屬墊表面以及周圍之光阻層去除，以形成一第一凹槽；

(c) 於該晶片表面上沉積該第一絕緣層，以使該第一絕緣層形成於該第一凹槽之側壁與底部；

(d) 進行一第二蝕刻製程，以去除位於該金屬墊表面以及該第一凹槽之底部上的第一絕緣層，並保留位於該第一凹槽之側壁之第一絕緣層，以形成一第二凹槽；

(e) 於該第二凹槽內填滿一金屬層；以及



六、申請專利範圍

(f) 去除殘留之光阻層。

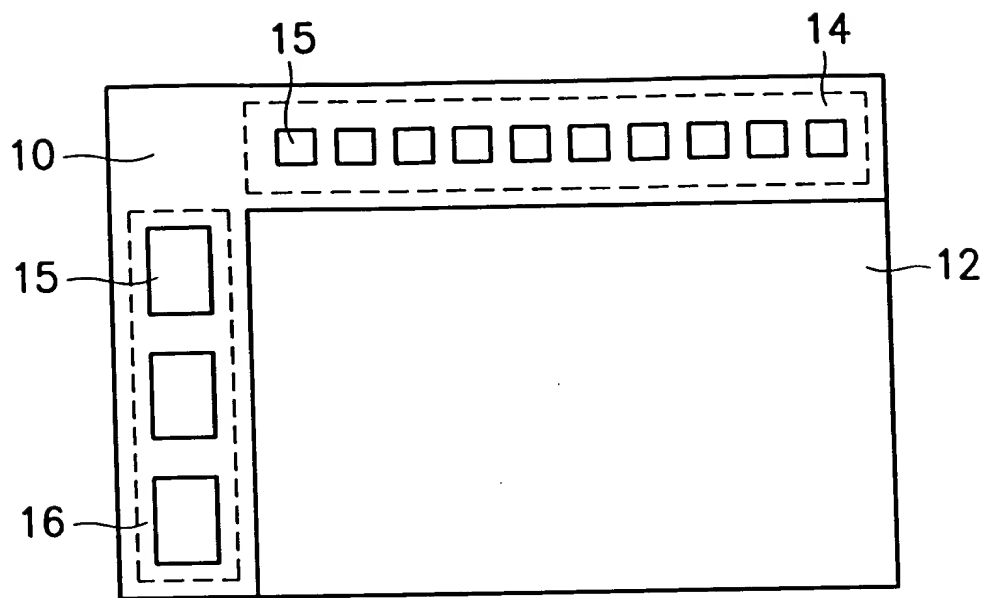
17. 如申請專利範圍第16項所述的方法，其中該金屬層係由金屬(Au)所構成。

18. 如申請專利範圍第16項所述的方法，其中該第一絕緣層係由二氧化矽或氮化矽所構成。

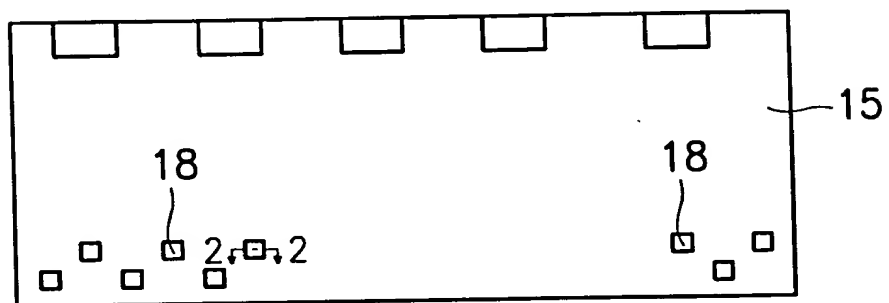
19. 如申請專利範圍第10項所述的方法，其中該金屬凸塊係用來將該晶片連接至一非導電基板上。

20. 如申請專利範圍第19項所述的方法，其中該非導體基板與該晶片之間設有一異方性導電薄膜(anisotropic conductive film, ACF)，係填滿相鄰之金屬凸塊之間的空隙。

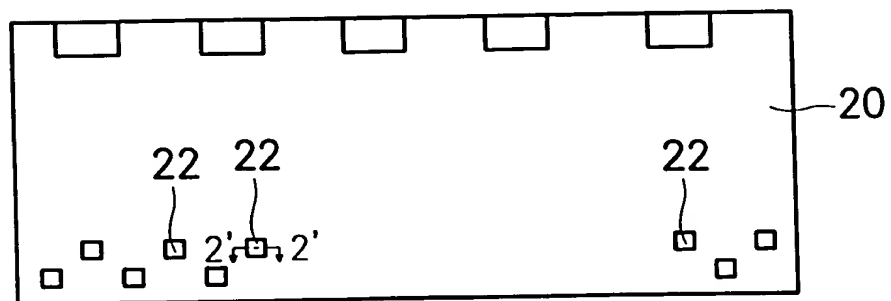




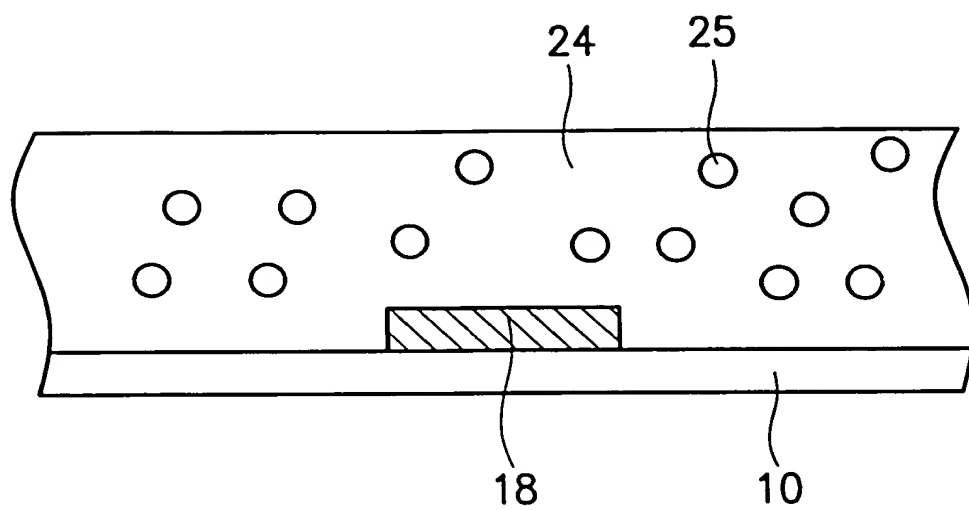
第 1A 圖



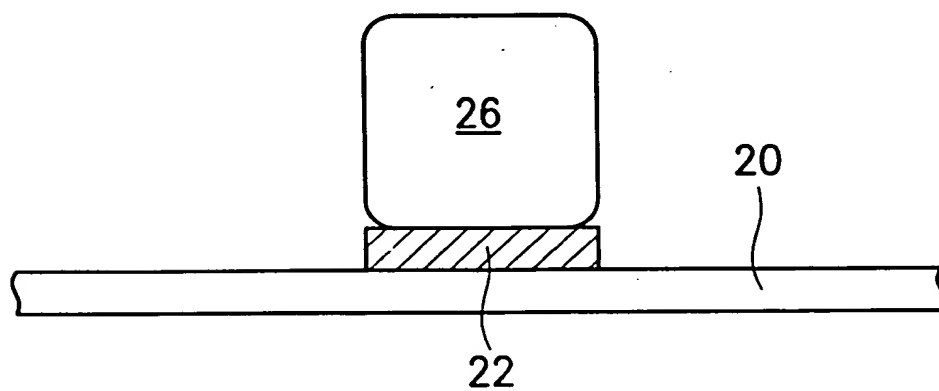
第 1B 圖



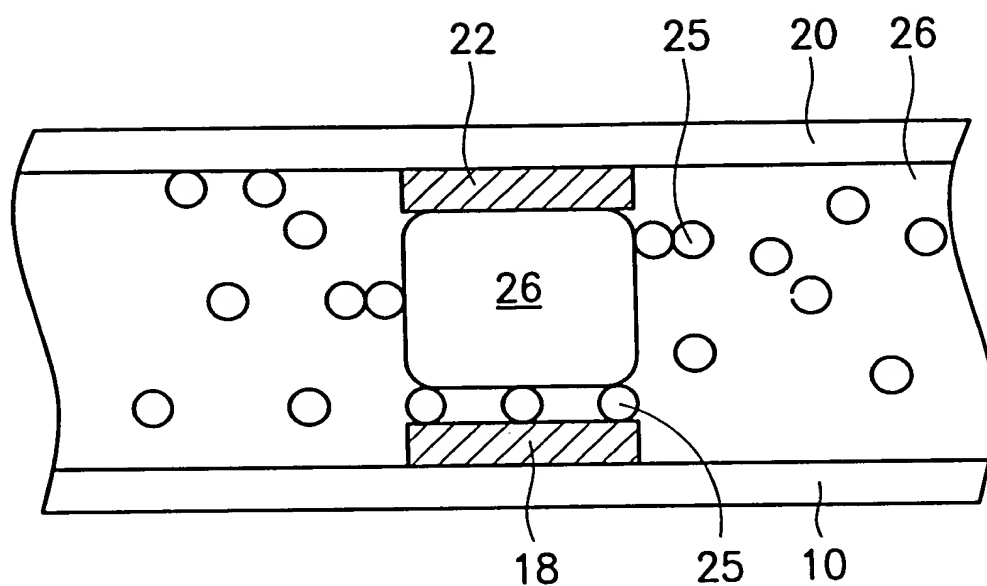
第 1C 圖



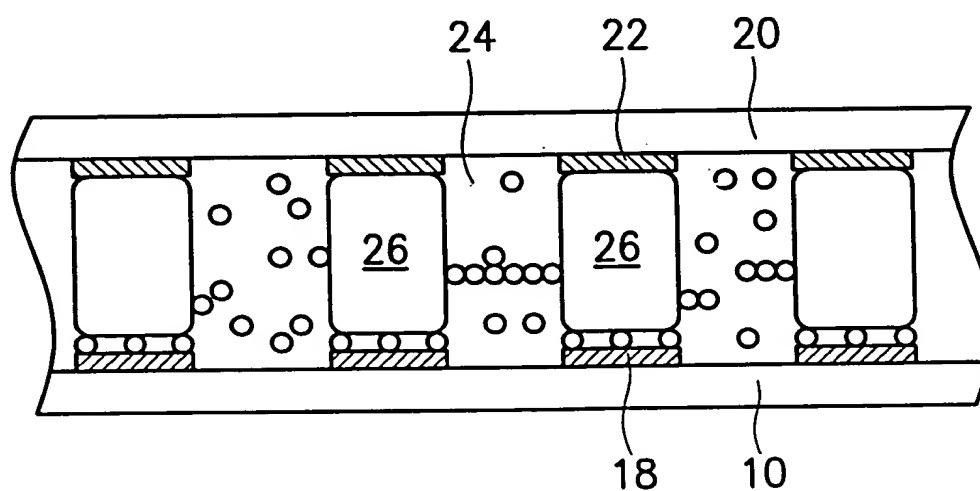
第 2A 圖



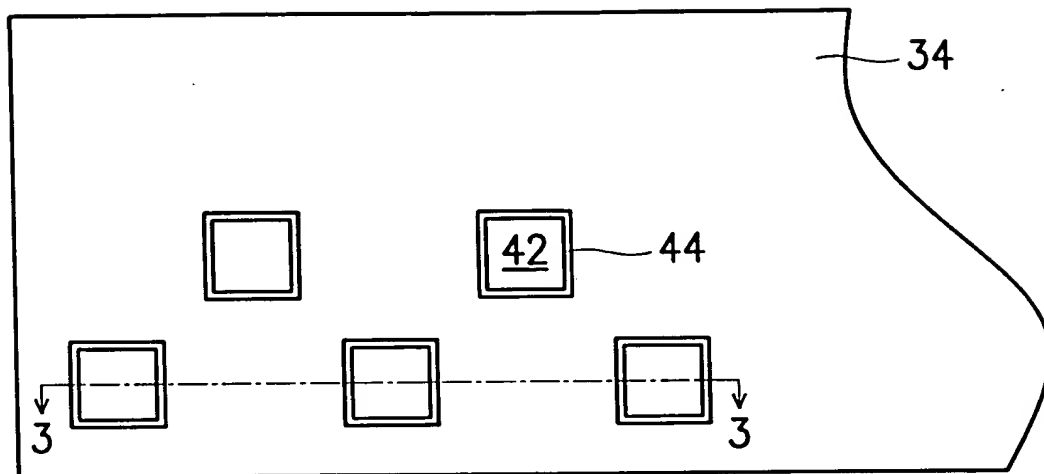
第 2B 圖



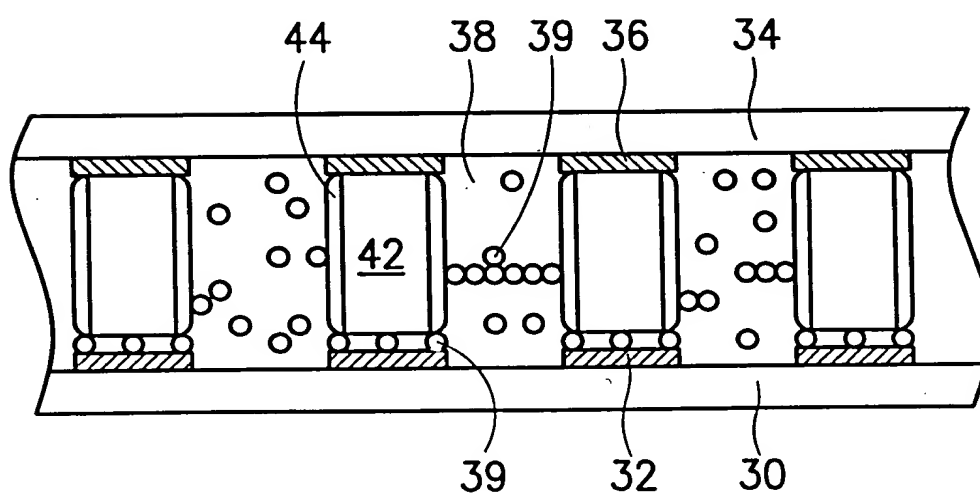
第 2C 圖



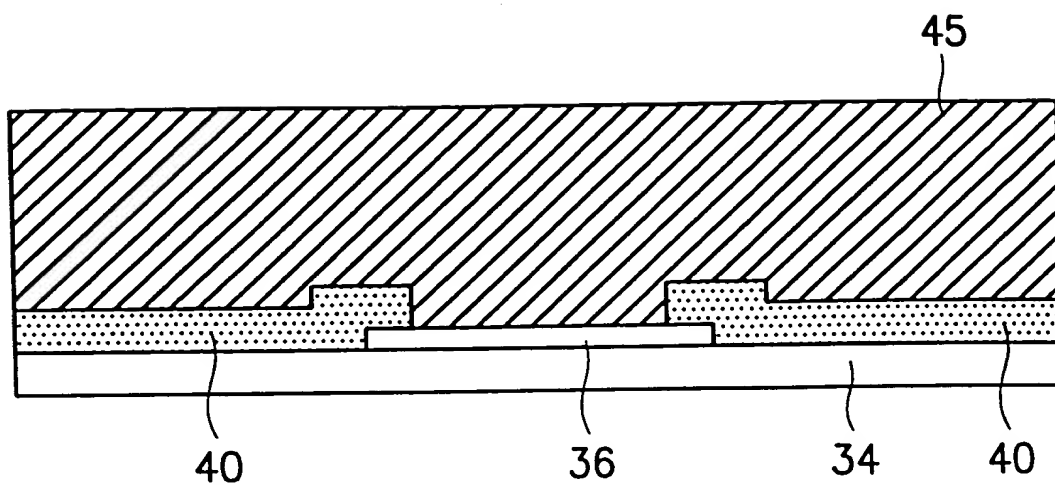
第 2D 圖



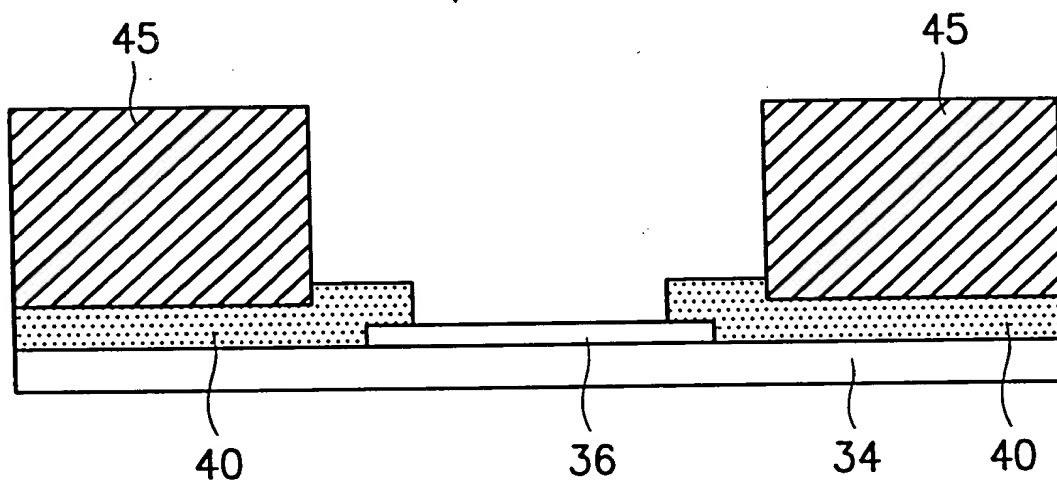
第 3A 圖



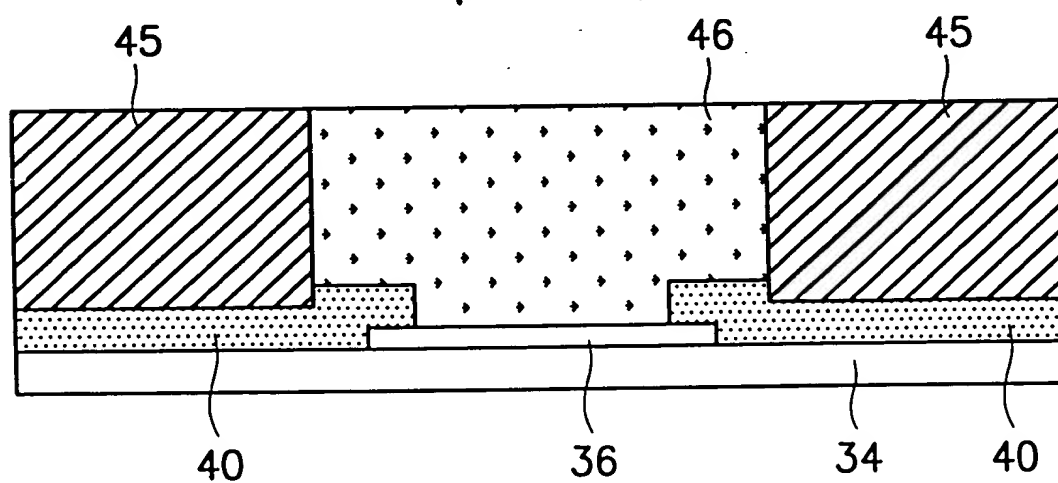
第 3B 圖



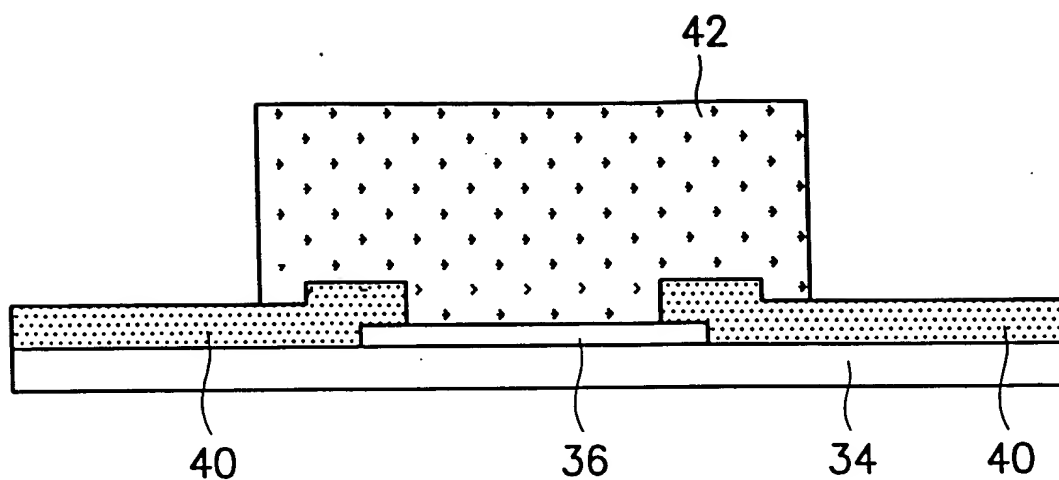
第4A圖



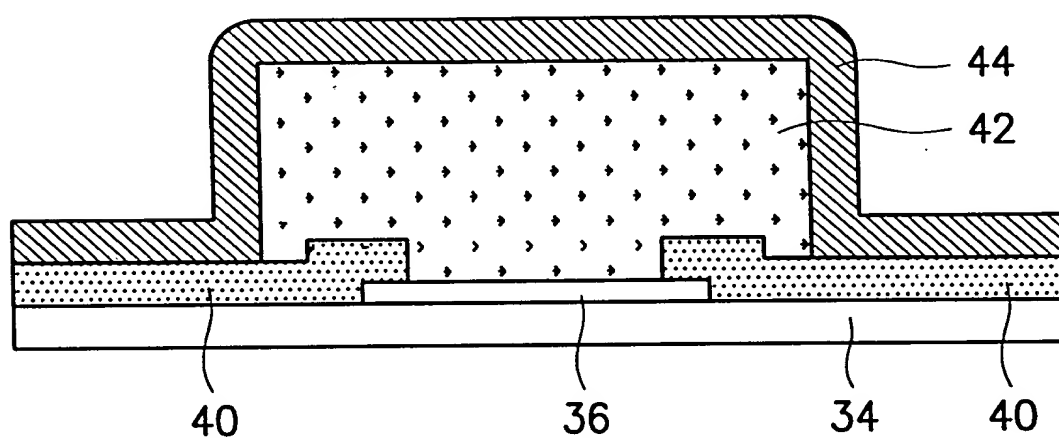
第4B圖



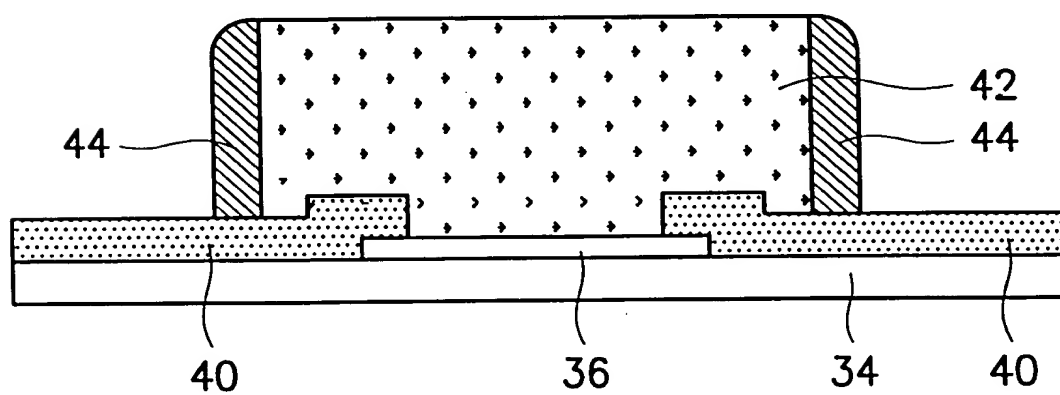
第4C圖



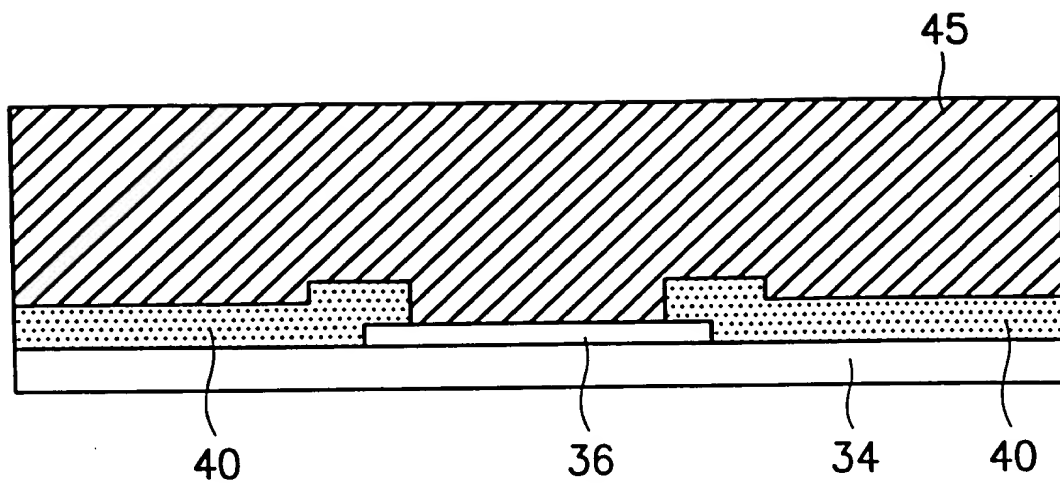
第4D圖



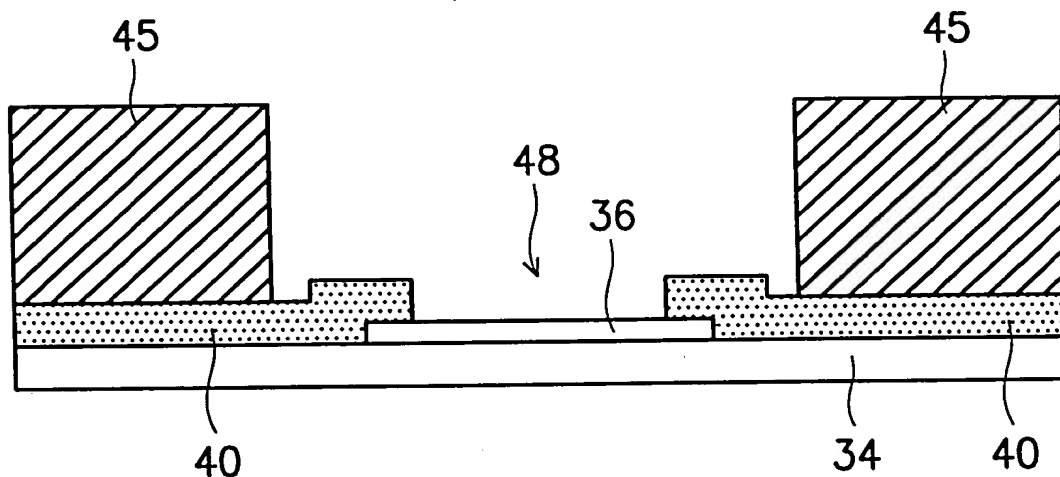
第4E圖



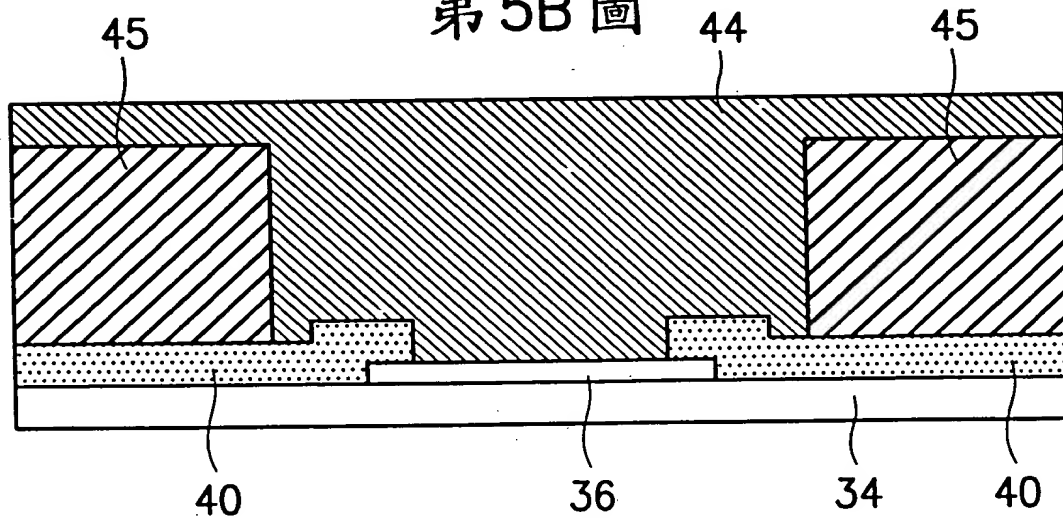
第4F圖



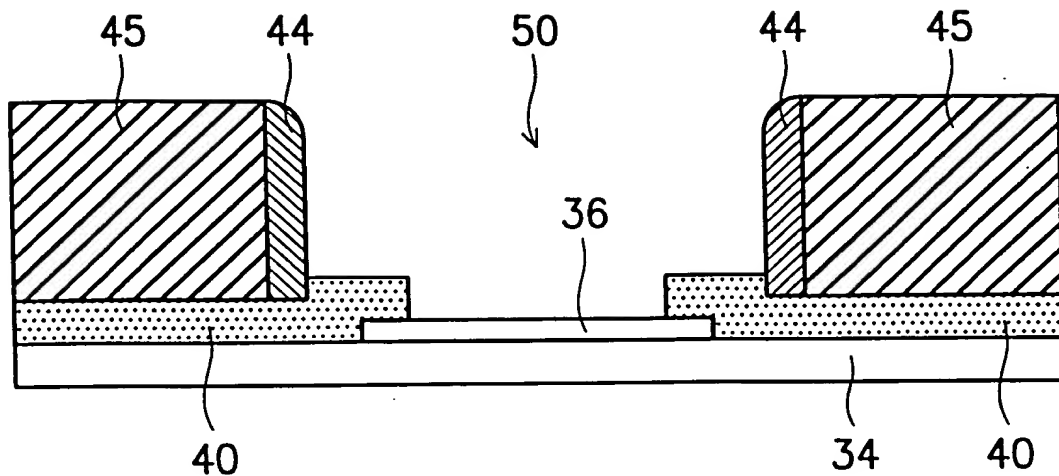
第5A圖



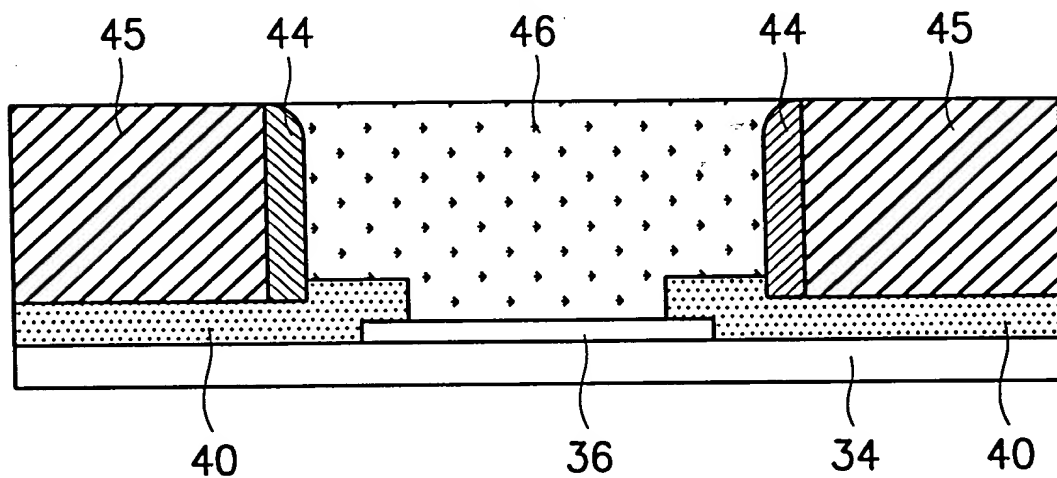
第5B圖



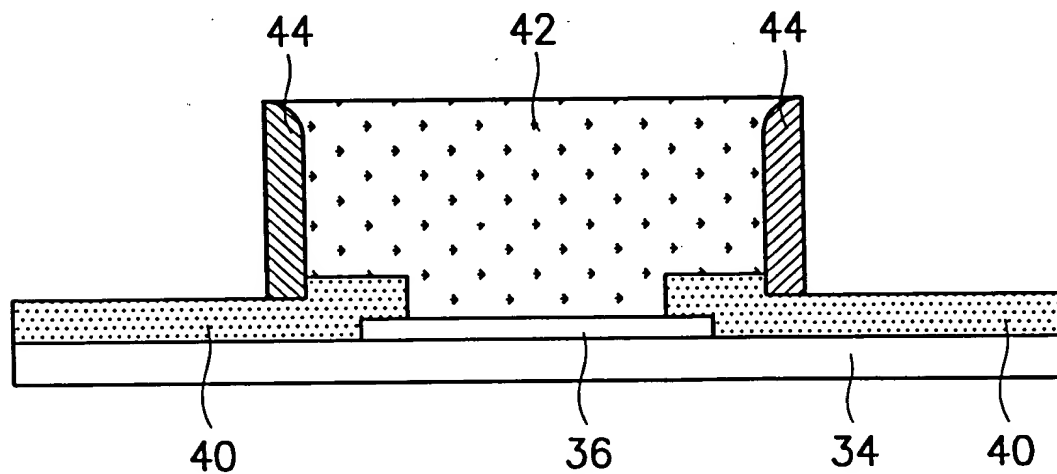
第5C圖



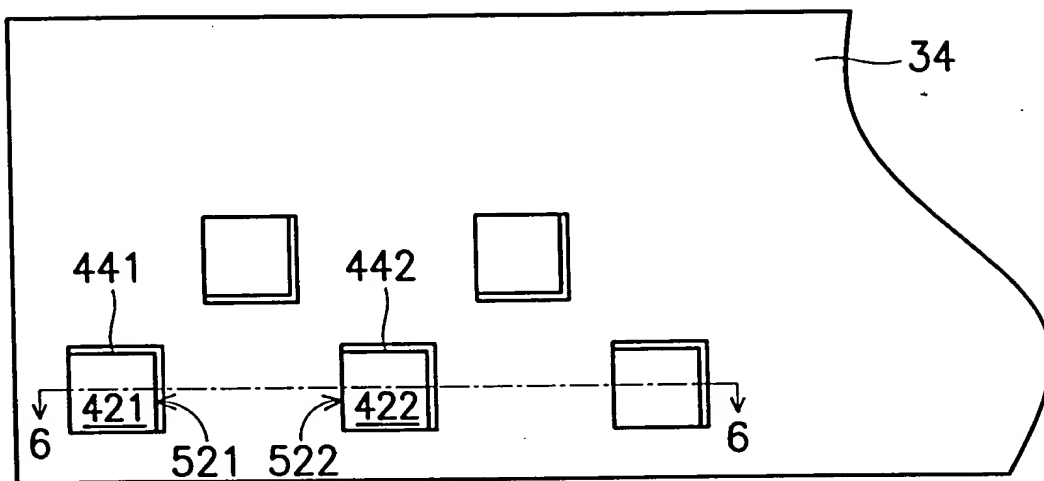
第5D圖



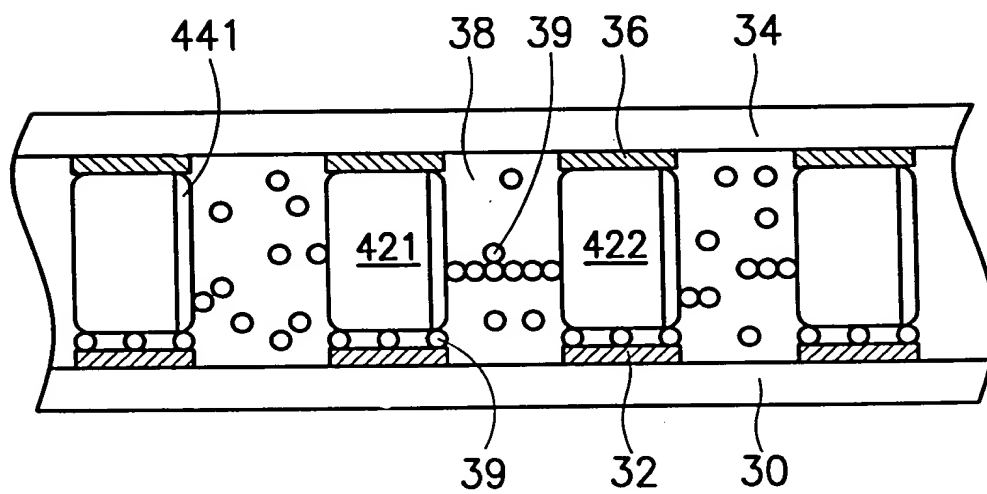
第5E圖



第5F圖



第 6A 圖



第 6B 圖



1
 2
 3
 4
 5
 6
 7
 8
 9
 10
 11
 12
 13
 14
 15
 16
 17
 18
 19
 20
 21
 22
 23
 24
 25
 26
 27
 28
 29
 30
 31
 32
 33
 34
 35
 36
 37
 38
 39
 40
 41
 42
 43
 44
 45
 46
 47
 48
 49
 50
 51
 52
 53
 54
 55
 56
 57
 58
 59
 60
 61
 62
 63
 64
 65
 66
 67
 68
 69
 70
 71
 72
 73
 74
 75
 76
 77
 78
 79
 80
 81
 82
 83
 84
 85
 86
 87
 88
 89
 90
 91
 92
 93
 94
 95
 96
 97
 98
 99
 100
 101
 102
 103
 104
 105
 106
 107
 108
 109
 110
 111
 112
 113
 114
 115
 116
 117
 118
 119
 120
 121
 122
 123
 124
 125
 126
 127
 128
 129
 130
 131
 132
 133
 134
 135
 136
 137
 138
 139
 140
 141
 142
 143
 144
 145
 146
 147
 148
 149
 150
 151
 152
 153
 154
 155
 156
 157
 158
 159
 160
 161
 162
 163
 164
 165
 166
 167
 168
 169
 170
 171
 172
 173
 174
 175
 176
 177
 178
 179
 180
 181
 182
 183
 184
 185
 186
 187
 188
 189
 190
 191
 192
 193
 194
 195
 196
 197
 198
 199
 200
 201
 202
 203
 204
 205
 206
 207
 208
 209
 210
 211
 212
 213
 214
 215
 216
 217
 218
 219
 220
 221
 222
 223
 224
 225
 226
 227
 228
 229
 230
 231
 232
 233
 234
 235
 236
 237
 238
 239
 240
 241
 242
 243
 244
 245
 246
 247
 248
 249
 250
 251
 252
 253
 254
 255
 256
 257
 258
 259
 260
 261
 262
 263
 264
 265
 266
 267
 268
 269
 270
 271
 272
 273
 274
 275
 276
 277
 278
 279
 280
 281
 282
 283
 284
 285
 286
 287
 288
 289
 290
 291
 292
 293
 294
 295
 296
 297
 298
 299
 300
 301
 302
 303
 304
 305
 306
 307
 308
 309
 310
 311
 312
 313
 314
 315
 316
 317
 318
 319
 320
 321
 322
 323
 324
 325
 326
 327
 328
 329
 330
 331
 332
 333
 334
 335
 336
 337
 338
 339
 340
 341
 342
 343
 344
 345
 346
 347
 348
 349
 350
 351
 352
 353
 354
 355
 356
 357
 358
 359
 360
 361
 362
 363
 364
 365
 366
 367
 368
 369
 370
 371
 372
 373
 374
 375
 376
 377
 378
 379
 380
 381
 382
 383
 384
 385
 386
 387
 388
 389
 390
 391
 392
 393
 394
 395
 396
 397
 398
 399
 400
 401
 402
 403
 404
 405
 406
 407
 408
 409
 410
 411
 412
 413
 414
 415
 416
 417
 418
 419
 420
 421
 422
 423
 424
 425
 426
 427
 428
 429
 430
 431
 432
 433
 434
 435
 436
 437
 438
 439
 440
 441
 442
 443
 444
 445
 446
 447
 448
 449
 450
 451
 452
 453
 454
 455
 456
 457
 458
 459
 460
 461
 462
 463
 464
 465
 466
 467
 468
 469
 470
 471
 472
 473
 474
 475
 476
 477
 478
 479
 480
 481
 482
 483
 484
 485
 486
 487
 488
 489
 490
 491
 492
 493
 494
 495
 496
 497
 498
 499
 500
 501
 502
 503
 504
 505
 506
 507
 508
 509
 510
 511
 512
 513
 514
 515
 516
 517
 518
 519
 520
 521
 522
 523
 524
 525



A large, dense, black and white abstract pattern, possibly a high-resolution scan of a textured surface or a complex digital artifact. The pattern consists of numerous small, irregular black shapes and lines scattered across a white background, creating a noisy, textured appearance. The overall effect is reminiscent of a high-contrast, grainy image or a complex digital noise pattern.



100

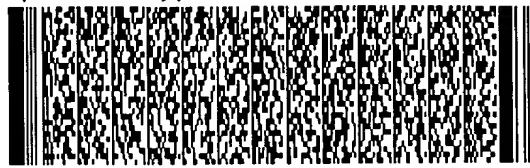


100

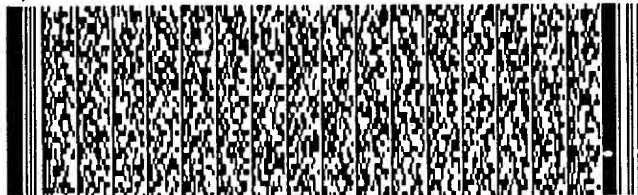
第 12/16 頁



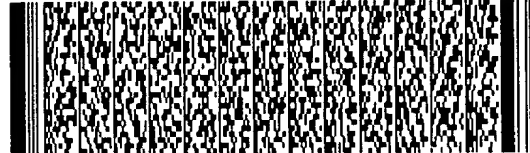
第 12/16 頁



第 13/16 頁



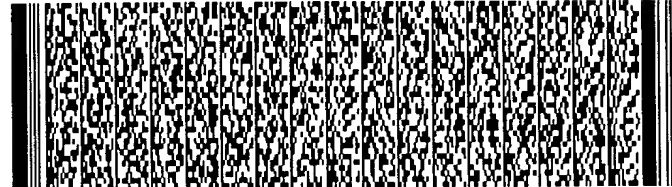
第 14/16 頁



第 14/16 頁



第 15/16 頁



第 16/16 頁

